

Electronic Design and Solution Fair 2001



特別企画

University Plaza

参加のご案内

Electronic Design and Solution Fair 2001 実行委員会

事務局：日本エレクトロニクスショー協会

ユニバーシティプラザのご案内

社団法人日本電子機械工業会（EIAJ）では、1993年以來、「EDA TechnoFair」を電子機器およびLSIの設計技術とEDA（Electronic Design Automation）に関する国内で唯一の総合展示会として、皆様の変わらぬご支援をいただき、2000年まで7回の開催を重ねてまいりました。

2001年の開催に際しましては、1993年以來、FPGA/PLD（Field Programmable Gate Array / Programmable Logic Device）ベンダー各社および大学関係者が組織して実施して来た「FPGA/PLD Design Conference & Exhibit」と統合し、EDA技術のみにとどまらず、ASIC（Application Specific Integrated Circuit）やFPGA/PLDをはじめとする先進のデバイス技術、設計資産（IP=Intellectual Property）再利用技術、組込ソフトウェア技術、各種の設計サービスなどの分野をも網羅するソリューションフェアとして発展させていくことを目指し、展示会名称も「Electronic Design and Solution Fair」と改め、2001年2月1日（木）と2日（金）の2日間、パシフィコ横浜（横浜市）にて開催いたします。

この「ユニバーシティプラザ」は「EDA TechnoFair」の特別企画として、1993年の第1回目より実施し、今回で8回目となります。当企画は産学の交流を促進するとともに、日本におけるEDA技術、システムLSI設計技術の更なる向上を図ることを目的として、国内外の大学機関による研究の成果を発表する機会を提供しており、毎回ご好評をいただいております。

是非、当プラザにご参加いただき、企業との技術・人事の交流の場としてご活用いただきたくご案内申し上げます。

Electronic Design and Solution Fair 2001 開催要項

会 期	2001年2月1日（木）～2月2日（金） 2日間
会 場	横浜国際平和会議場（パシフィコ横浜） 展示ホール 〒220-0012 横浜市西区みなとみらい1-1-1
開場時間	午前10時～午後6時
入 場	展示：無料（入場の際に登録が必要） コンファレンス：一部有料
主 催	社団法人日本電子機械工業会（EIAJ）
後援予定	通商産業省、アメリカ合衆国大使館、米国半導体工業会（SIA） 外国系半導体商社協会（DAFS）
協賛予定	社団法人電子情報通信学会（IEICE）、社団法人情報処理学会（IPSJ） 社団法人日本プリント回路工業会（JPCA）
運 営	日本エレクトロニクスショー協会（JESA）

参加規定

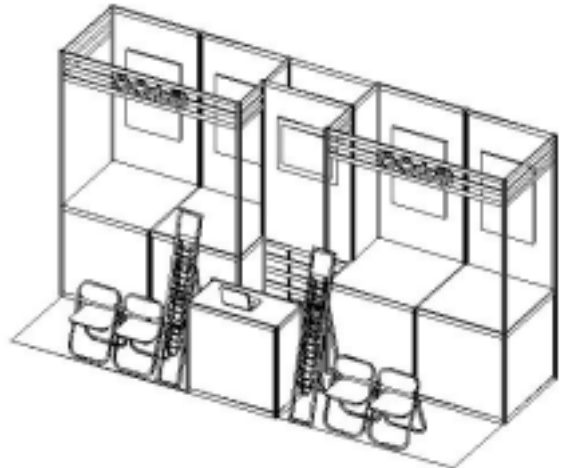
1. 参加対象

EDA、設計技術を研究している大学の研究機関

2. ブースの規格

1 ブースの規格
間口 2m × 奥行 1m × 高さ 2.7m (2 m²)

* レイアウトは変更する場合がございます。



3. 参加費

無料

4. 募集数

12 研究室を予定

5. 事務局で用意するもの

(1) ワークステーション (2 校で共有)

ワークステーション 1 台 (SUN Microsystems 社製) をご用意いたします。

(2) プレゼンテーション用モニタ 1 台 (2 校で共有)

(3) 展示カウンター

(4) カウンターチェア 1 脚

(5) Electronic Design and Solution Fair 入場用バッジ 5 枚

(6) Electronic Design and Solution Fair 搬入出用車両証 1 枚

6. 参加者でご用意いただくもの / その他の注意事項

(1) デモ用データ

ワークステーションを借用される方は、実行形式のモジュールを、外付け Disk または 4mmDAT テープにコピーして持参してください。テープの場合、念の為、持参するテープからロードして、プログラムが動作することを確認してください。

(2) ワークステーションのご用意にあたって

会場で用意しているワークステーションは、申込書にご記入頂いたワークステーションと同等の機種を出来る限りご用意致しますが、一部、OS のバージョン、メモリやディスク構成が異なる場合がございますので御了承ください。

この為、プログラム動作しない可能性もございます。この場合に備えて、ソースプログラムおよび参照しているライブラリ Makefile 等のバックアップも持参される様お願いします。(これも事前にプログラム実行までの確認をしておいてくださ

い。)

(3)プログラムデータファイル

プログラムを動作する際に必要なデータファイル等の環境も、忘れずに Disk または 4mmDAT テープにコピーして持参してください。

(4)デモに際しての注意

会場では 1 台のワークステーションに 2 つの研究室のプログラムが同居し、交代でデモを行います。従って動作環境の設定によってはコンフリクトが発生する可能性があります。この場合はコンフリクト解消のための修正が必要となります。

このようなコンフリクトが発生しないか、発生しても修正が極力少なくて済むようなディレクトリ構成およびシステムコンフィギュレーションを工夫されるようお願い致します。

(5)搬送時の注意

ワークステーションまたは PC を持参または送付する場合は、途中での事故による故障の無い様、慎重な配慮をして頂く様お願い致します。

(6)ワークステーション以外のデモ用機材

デモンストレーションに必要なその他の機材は参加者にてご用意ください。また、オプションにて事務局でご用意することもできますので、事務局での手配を希望する場合は参加申込書の所定欄にご記入ください。別途お見積りいたします。

(7)展示パネル

最大 A1 パネル 2 枚を掲出できます。既にお持ちのものがあればお持ちください。なお、新規でパネルを作成する場合には事務局にて無料で制作いたします。希望する場合は参加申込書の所定欄にご記入ください。

(8)発表論文

参加者の論文を論文集として製本し、展示会来場者に無料配布いたします。研究内容または関連論文をご提出ください。

7. 参加の特典

(1)Electronic Design and Solution Fair 招待券 50 枚

(2)Electronic Design and Solution Fair レセプションパーティ参加枠 1 名分

(3)ASP-DAC2001 コンファレンス無料参加枠学生 1 名分

8. 参加費の補助

参加に要する人件費、交通費などの間接経費は参加者側の負担となりますが、事務局では以下の参加補助金を提供します。

(1) 首都圏の大学 (東京都、神奈川県、千葉県、埼玉県): 30,000 円

(2) 首都圏以外の国内の大学: 100,000 円

(3) 海外の大学: 150,000 円

9. 参加申込

(1) 申込先

事務局：日本エレクトロニクスショー協会 担当：吉永

〒105-0012 東京都港区芝大門 1-12-16 住友芝大門ビル 2 号館

電話：(03)5402-7601 FAX：(03)5402-7605 E-mail：edsfair@jesa.or.jp

(2) 申込期限

2000 年 10 月 6 日 (金)

以 上