



「第3回 21世紀夢のアイデア・イラスト・コンテスト作品募集中」

Electronic Design and Solution Fair 2003実行委員会

社団法人電子情報技術産業協会は、2003年1月30日から31日の2日間、パシフィコ横浜(横浜国際平和会議場、横浜市)にて、Electronic Design and Solution Fair 2003 (EDSFair2003 以下 EDSFair) を開催いたしますが、本年も昨年に引き続き、主催者による展示企画として小学生を対象とした「第3回 21世紀夢のアイデア・イラスト・コンテスト」を開催いたします。

EDSFair では、21世紀を担う電子産業発展の原動力として、もの作りの原点に立って、「夢」を追求する姿勢が必要だと考えています。

そこで、昨年に引き続き全国の小学生を対象に、エンジニアリングの持つ可能性をアピールし、我が国の将来を背負う人材育成の一助となればと考え、当コンテストの開催を企画し、21世紀を担う次世代のエンジニアの卵たちが描いている夢のアイデア・イラストを募集いたします。

応募作品は、A4 から A3 の画用紙などにイラストで表現し、その名称および 100 文字程度の説明文を添えて郵送していただきます。応募点数は一人 3 点まで。あくまでアイデアを競うものでイラストの優秀性を競うものではありません。

EDSFair 実行委員会で審査の上、最優秀賞 1 名に賞状とソニー製 4 足歩行型エンタテインメントロボット「アイボ (AIBO)」を進呈致します。また、優秀賞として 3 名に賞状とデジタルカメラ、また、佳作 5 名と入選 10 名には賞状と図書券を進呈いたします。その他、優秀作品には特別賞も予定しております。また、入選作は、EDSFair 開催期間中に展示します。

小学生の皆様の豊かな発想をお待ちしております。また、クラス単位での応募も受け付けておりますので、教職員の皆様もこの機会を是非ご活用ください。応募に関する詳細は以下の「募集要項」をご参照ください。

以上

お問い合わせ先

EDSFair2003 事務局 日本エレクトロニクスショー協会 担当：吉永、菊嶋

電話:(03)-5402-7601 E-mail : edsfair@jesa.or.jp



「第3回 21世紀夢のアイデア・イラスト・コンテスト」募集要項

募集内容	21世紀にふさわしい安全で豊かな生活を実現するアイデアのイラストをその名称と説明文(100文字程度)を添えて募集。 例:家事ロボット、着衣型パソコン、瞬間物質転送機などユニークな発想を競っていただきます。
応募方法	A4からA3の画用紙等にイラストを書き(絵の具、クレヨン、パソコンなど方法・形式は自由)裏面に、住所、氏名、年齢、学校名、保護者名を書いて、下記応募先まで郵送。一人3点まで応募できます。
応募資格	2002年1月現在日本国内の小学校に就学している児童
応募先	〒105-0012 東京都港区芝大門1-12-16 住友芝大門ビル2号館5階 日本エレクトロニクスショー協会 アイデアコンテスト係
応募締め切り	2003年1月8日(水)当日消印有効
審査	EDSFair 実行委員会にて審査。イラストの優秀性ではなく、アイデアの優秀性を審査します。
発表	入選者には直接連絡およびEDSFair ホームページにて発表。 URL <a href="http://www.edsfair.com">http://www.edsfair.com</a>
賞品	最優秀賞1名:賞状およびソニー製4足歩行型エンタテインメントロボット「アイボ(AIBO)」*仕様は変更される場合があります。 優秀賞3名:賞状およびデジタルカメラ *仕様は変更される場合があります。 佳作5名:賞状および図書券8千円分 入選10名:賞状および図書券5千円分 その他優秀作品には、特別賞も予定。
作品展示	入選作品は2003年1月30日、31日にEDSFair会場(パシフィコ横浜/神奈川県横浜市)に展示します。
その他	応募作品は返却しません。 アイデアの権利は本人に帰属します。

Electronic Design and Solution Fair について

社団法人電子情報技術産業協会では、1993年以来、「EDA TechnoFair」を電子機器およびLSIの設計技術とEDA(Electronic Design Automation)に関する国内で唯一の総合展示会として、2000年まで7回の開催を重ねてまいりました。

2003年の開催に際しましては、昨年同様FPGA/PLD(Field Programmable Gate Array / Programmable Logic Device)ベンダー各社および大学関係者が組織して実施して来た「FPGA/PLD Design Conference & Exhibit」と統合し、EDA技術にとどまらず、ASIC(Application Specific Integrated Circuit)やFPGA/PLDをはじめとする先進のデバイス技術、設計資産(IP=Intellectual Property)再利用技術、組込ソフトウェア技術、各種の設計サービスなどの分野をも網羅するソリューションフェアとして発展させていくことを目指し、2003年1月30日(木)と31日(金)の2日間、パシフィコ横浜(横浜市)にて開催いたします。