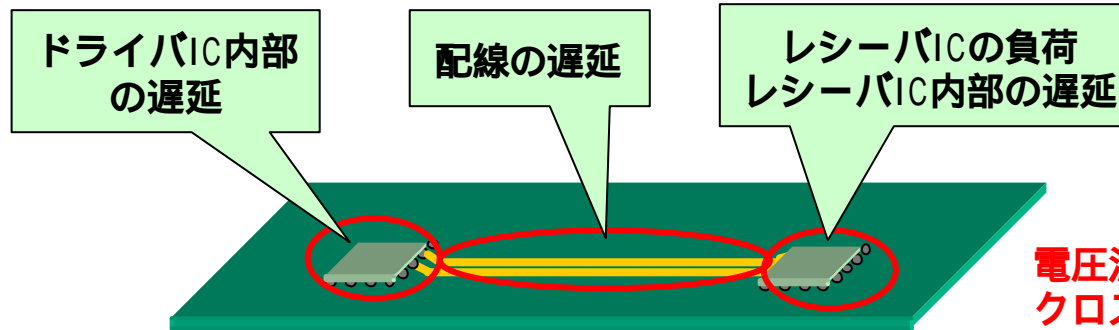


1 . SI / PI / EMCについて

配線エリアの縮小、層数低減

伝送線路SIMによるスキューマージンの最適化

スキューマージン内での等遅延、配線層、レシーバ負荷に応じた遅延



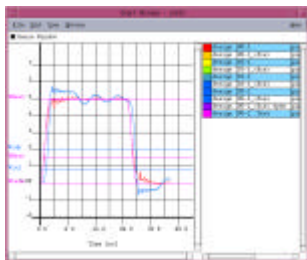
電圧波形の反射、遅延、オーバーシュート、クロストークの低減設計

半導体開発段階からの最適化

IC周りの設計を最適化し、小型化・省電力化

信号ピンの最適化

伝送線路SIMにて確認



タイミング、電圧波形を考慮した最適なピンアサイン

バッファ能力の最適化

伝送線路SIMにて確認

