

● 名称

浮動小数点演算器開発キット (IP)

● 分野

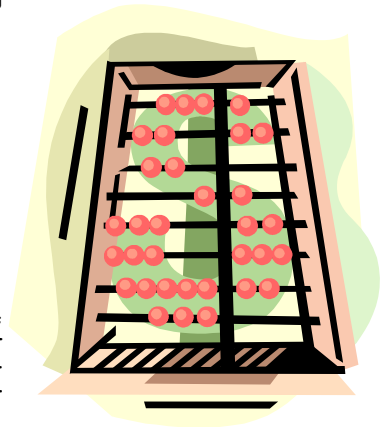
演算器

● 開発者

オープンハード株式会社 開発部 (坂本直樹、飯沼延秀)

● 機能説明

信号処理分野等のアルゴリズム検証の演算では、浮動小数点にてシミュレーション確認を行うことが一般的です。また、C言語よりハードウェア化する上位論理合成ツールも普及して来ました。このような背景や、固定小数点演算では、丸めの誤差による影響が無視出来ないアプリケーションの為に本IPを提供致します。

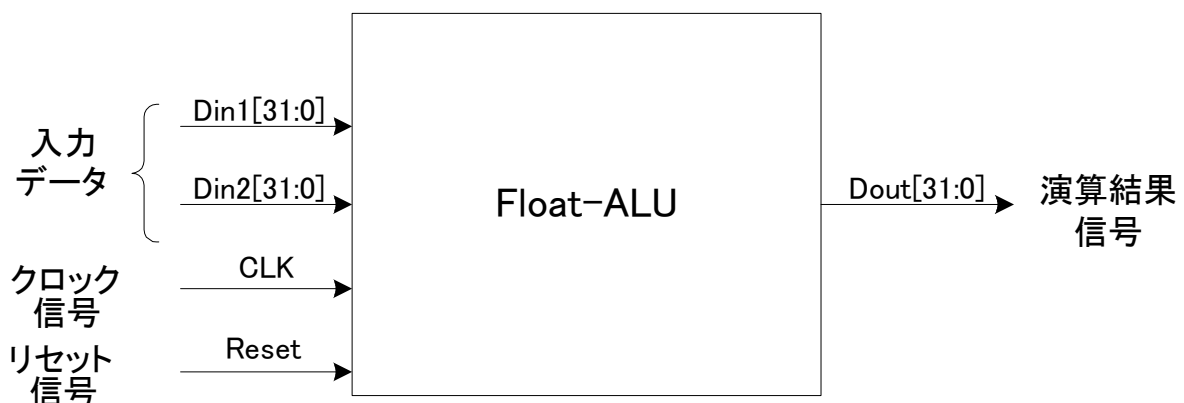


本IPは、IEEE754準拠の浮動小数点演算器です。IEEE754はMSBを符号ビットとして扱い、指数部8ビット、仮数部23ビットとして、合計32ビット幅にて浮動小数点を表現しております。本IPは、入力値及び演算出力値をIEEE754に準拠してます。表現できる数値は、指数は $2^{(-127)} \sim 2^{(+127)}$ までを表現し、仮数は $0 \leq x < 1$ の範囲を23ビットにて表現可能です。また $\pm\infty$ 、零、グラデュアルアンダーフロー、NaNも取り扱い可能です。

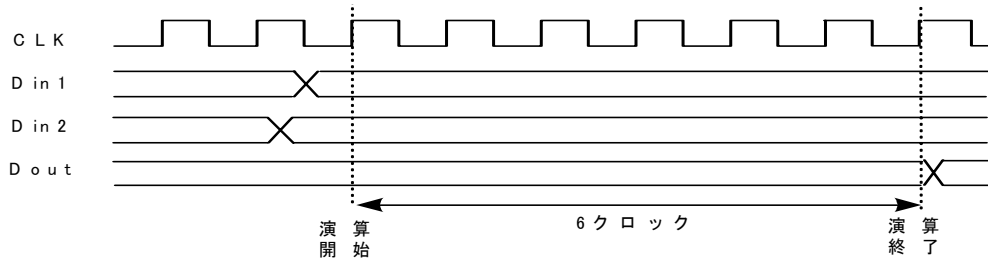
本演算器は、データフローの構造を取っていることにより、連続演算（毎クロック毎の垂れ流し演算）が可能です。例えば、入力Xと入力Yを毎クロック変化させながら、演算することが出来ます。

本演算器は、加算、乗算をサポートしております。加算、乗算は、独立のIPとして存在しますので、お客様に必要最小限の最適なロジックでシステムを構築することが出来ます。また、本キットを用いることで、浮動小数点演算を勉強する為の教材としてもご活用頂けることと思います。

● ブロック図



●外部インターフェースの規定



●FPGA/PLDでの動作実績の有無

ALTERA社Stratix、EP1S10F484C5にて

動作速度 : 105MHz

logic elements数 : 283個

●PRしたい内容

- ・IEEE754準拠の浮動小数点演算器
- ・ $\pm\infty$ 、零、グラデュアルアンダーフロー、NaNも取り扱い可能
- ・連続演算処理が可能（毎クロック毎の垂れ流し演算）
→デジタルフィルタ等の連続演算処理が可能。
- ・個別の演算器（加算器、乗算器）に分かれている
→必要最小限のゲートで各種演算器を構成可能
- ・設計者からは、一般の演算器として扱えます
→特別な知識は不要（簡単、明快、時間短縮、すぐに使えます）
- ・提供リスト（浮動小数点演算器開発キット内容）
 - ①Verilog-HDLソース（IP本体）
 - ②外部／内部設計書
 - ③シミュレーション仕様／結果書
 - ④クイックテストベンチ（検証用テストベンチとしてお使いください）
 - ⑤クイックマニュアル（使い方事例。これを見るだけでお使いになれます）
- ・その他の浮動小数点演算器（除算器、減算器、平方根等）は開発中
- ・面積優先、演算速度優先等のチェーンナップは、ご相談ください

●無償公開／有償公開

有償公開（価格およびライセンス形態は応相談）

オープンハード株式会社

本社：東京都三鷹市下連雀8-3-1



<http://www.openhard.co.jp/>

お問い合わせ先
担当：飯沼（いいぬま）
電話：(0422)44-6715
Email：info@openhard.co.jp

☆組み込み機器開発

LSI/FPGA開発、ソフト開発

☆動画像信号処理システム

汎用PCでもシステム組んでいます

☆MATLABを用いたシステム検討

100行のC言語がm-fileだと3行になる場合あり

☆アナログ回路開発

トランプ少数石で処理出来ること、沢山あります

☆設計の監査法人

詳細は検索エンジンより『設計の監査法人』で!!