

## EDSFair2004 IP フリーマーケット カタログ概要



- (1) 投稿する IP 名      ハードウェア OS : シリコン TRON  
(2) 分野                      組み込みシステム  
(3) 開発者                  仲野 巧      豊田高専 情報工学科  
(4) IP の機能説明

標準的なリアルタイム OS(RTOS)である  $\mu$ ITRON の機能を VHDL で設計・実装した IP であり、マイクロプロセッサに接続して利用するハードウェア OS (シリコン TRON) である。

アプリケーションからは、サービスコールの機能コードとパラメータをシリコン TRON に書き込み、数クロック後に実行結果を読み出すことで RTOS を利用する。

また、タスクの状態が変化して優先順位の高いタスクが実行可能状態になった場合には、割り込み信号でコンテキスト切り換え処理を実行してマルチタスクを実現する。

参考：第1回 LSI IP デザイン・アワード IP 優秀賞受賞 1999 「リアルタイム OS の LSI 化(Silicon TRON)」 <http://ne.nikkeibp.co.jp/IPJapan/ipaward/990426ipa2.html>

### (5) IP のブロック図

#### ハードウェア OS : シリコン TRON の仕様

シリコン TRON は、スケジューリング処理、タスク管理機能、および動的に利用され、時間的制約のある機能をハードウェアで実現している。 SoC include the Silicon TRON

シリコン TRON のオブジェクトの種類、リソース数などの緒言を以下に示す(実装したものを SiTRON と呼ぶ)。

- タスク                      1-15    優先順位 8 レベル
- セマフォ                  1-15    1-8 ビット計数型
- イベント・フラグ        1-15    1-8 ビットフラグ
- 外部割り込み            1-8      優先順位 8 レベル

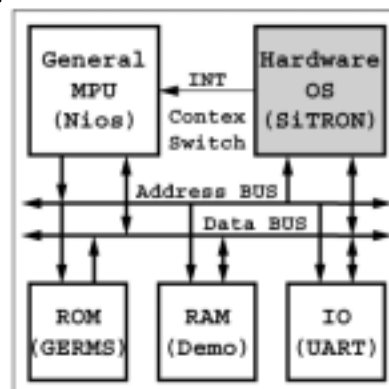
シリコン TRON では、以下のサービスコール(API)を実装しており、SiTRON のハードウェアで処理している。

- タスク管理機能          `cre_tsk, act_tsk, chg_pri, get_tid, ref_tsk`
- タスク付属同期機能      `slp_tsk, wup_tsk, can_wup`
- 同期・通信機能          `cre_sem, sig_sem, wai_sem, ref_sem`  
                                 `cre_flg, set_flg, clr_flg, wai_flg, ref_flg`
- 割り込み機能              `def_int, ret_int, wai_int`

性能(研究用リソース 7, 20MHz): サービスコール処理 200ns スケジューリング処理 400ns

### (6) 外部インターフェースの規定

シリコン TRON のインターフェースは、8 または 16 ビットの汎用バス、およびコンテキストスイッチのための割り込み信号 1 ビットのための接続である。



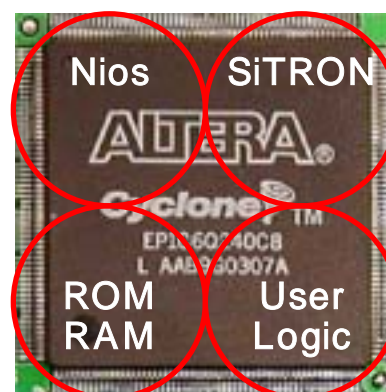
## (7) IP の提供形式

ALTERA FPGA 用の実装データ ,またが EDIF ネットリストで提供する予定である .

## (8) 動作実績の有無

ALTERA Cyclone EP1C12Q240 に Nios+SiTRON を組み込んで実装済みである .

1. Nios 32bit 1932 LE
  - ROM 1Kwrod(32bit)
  - RAM 16Kword(32bit)
  - UART 1 Port
  - LCD PIO(16bit)
2. SiTRON 16bit 1550 LE
3. CycloneEP1C12 3482 LE (28%)



## (9) PR したい内容

ハードウェア OS であるシリコン TRON は ,標準的なリアルタイム OS(RTOS)である  $\mu$ ITRON の機能をハードウェアで実現し ,マイクロプロセッサに周辺回路として実装することで RTOS の機能を実現 (ソフトウェアにおける移植) する IP である .

応用としては , 8 ビットなどの小型のユビキタス (いつでもどこでも) コンピュータに実装することで ,リアルタイム・マルチタスク処理が実現できる .

したがって , はやい (ハードウェア) , やすい (量産効果) , うまい (RTOS) で魅力的な IP である !

今後は , 以下に対応してマイクロプロセッサとの SoC を実現する予定である .

- 機能拡張  $\mu$ ITRON4.0 準拠
  - データキュー , メールボックス (同期通信機能) ソフトウェア対応
  - タイムイベントハンドラ (周期 , アラーム , オーバーラン) ハードウェア対応
- SiTRON と Nios 用  $\mu$ ITRON4.0 準拠の TOPPERS/JSP や Linux との協調動作

## (10) 無償公開/有償公開

- 独立行政法人
  - 共同研究 : FPGA 用評価データ提供 , 検証 , バージョンアップ (50 万円以上)
- IT ベンチャー
  - ライセンス提供 : 製品毎のユーザ・カスタマイズ設計 , 製品化 (100 万円以上)
  - ロイヤリティ製造 : 製品 1 台当たりの使用权 , 製品コスト追加 (1% , 100 円以上)

## (11) 連絡先

471-8525 愛知県豊田市栄生町 2 - 1

国立豊田工業高等専門学校 情報工学科

TEL (0565)36-5866 FAX (0565)36-5926

E-mail: nakataku@arc.ice.toyota-ct.ac.jp