

## MPSC PLD

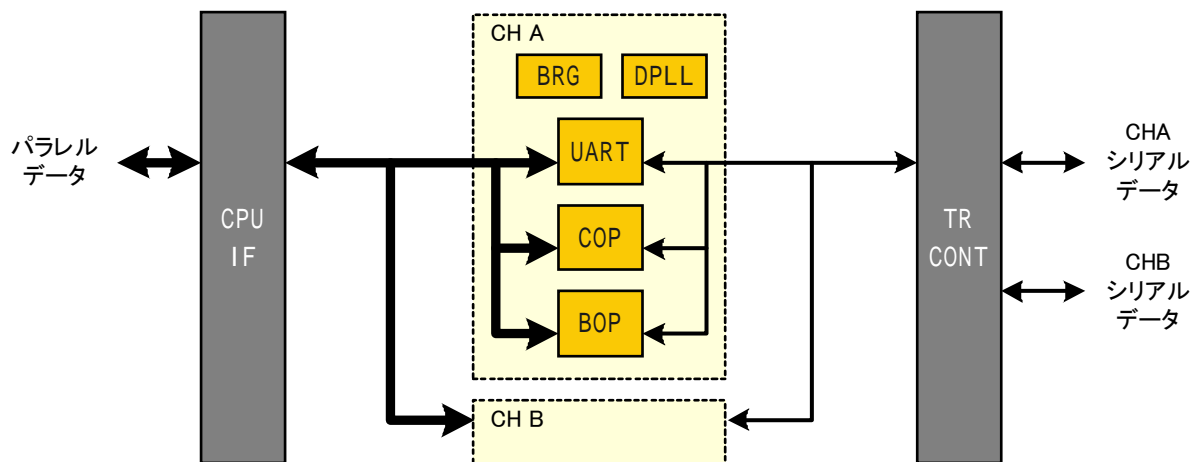
NEC  $\mu$  PD72001 MPSC

IP  
MPSC

IP Asynchronous COP Character Oriented Protocol BOP Bit Oriented  
Protocol 3 ch  
COP BOP

- NEC 製  $\mu$  PD72001 互換のため、 $\mu$  PD72001 を使用していたシステムに制御ソフトウェアを変更することなく置き換えることが可能 (\*)
- ALTERA 製 EP1C6 (Cyclone) 用の POF (コンフィグレーション ROM データ) にてご提供、ROM にデータを書込むだけですぐに使用可能
- 必要なプロトコルおよびチャンネル数のみに限定し、より小規模で安価な FPGA に実装することが可能

### 【構成】



## 【インタフェース】

IF	信号名	I/O	説明
SYSTEM IF	nRESET	I	システムリセット
	CLK	I	システムクロック
CPU IF	nWR	I	ライト制御信号
	nRD	I	リード制御信号
	B_nA	I	チャンネル選択信号
	C_nD	I	レジスタ/データアクセス選択信号
	D[7:0]	I/O	8bit データバス
	nINT	O	割込み要求信号
	nINTAK	I	割込みアクノリッジ信号
	nPRI	I	割込みおよび割込みベクタ出力制御信号
	nPRO	O	外部に対する割込み制御信号
	DRQTxA,DRQRxA	O	チャンネル A 送受信 DMA 要求
	nDTRA_DRQTxB	O	nDTRA(汎用出力)またはチャンネル B 送信 DMA 要求
	nDTRB_DRQTxB	O	nDTRB(汎用出力)またはチャンネル B 受信 DMA 要求
	nCTSA,nCTSB	I	汎用入力端子
	nDCDA,nDCDB	I	汎用入力端子
	nRTSA,nRTSB	O	汎用出力端子
TR IF	TxDA,TxDB	O	送信データ出力
	RxDA,RxDB	I	受信データ入力
	nSTRxCA,nSTRxCB	I	外部クロック入力
	nSYNCA,nSYNCB	I/O	汎用入力端子または同期確立用入力
	nTRxCA,nTRxCB	I/O	送受信クロックの入力端子またはクロック出力

(\*)  $\mu$  PD72001 とは下記の相違があります。

### 【規模と性能】 (EP1C6T144C8(Cyclone)の場合)

- LE 数 : 3575
- メモリ数 : 0
- $f_{MAX}$  (MHz) : 72.79

ブロック	機能	$\mu$ PD72001	MPSOC PLD			
全体	データフォーマット	NRZ	○	○		
		NRZI	○	○		
		FM0	○	×		
		FM1	○	×		
		マンチエスタ	○	×		
		自己折り返しテスト機能	○	×		
		水晶発信回路	○	×		
		スタンバイ機能	○	×		
		COP	モード	Mono-sync	○	×
				Bi-sync	○	○
External-sync	○			×		
キャラクタビット長設定	○		×(8bit固定)			
パリティチェック機能	○		×			
生成多項式	CRC-CCIT		○	○		
	CRC-16	○	×			
BOP	SDLLOOPモード	○	×			
	フラグ設定	○	×(0x7E固定)			
	受信データ長設定	○	×(8bit固定)			
	その他		受信データ余り有りの場合のResidueコード表示が異なります データ送信中にTxEN=0にした時の動作が異なります			

**お客さまのご要望によりカスタマイズおよび機能追加してご提供することも可能です。**

- HDL 言語で設計していますので、様々な FPGA や ASIC デバイスへ対応します。
- マクロ(EDIF 等)によるご提供、FPGA に書き込んだ状態でのご提供も可能です。

通信機器・画像処理関連ハードウェア、ファームウェアの  
受託開発も承ります。

**株式会社テクノクリエート** <http://www.techno-create.com>  
 【本社】〒980-0801 仙台市青葉区木町通1-8-28 武山興産ビル  
 【東京技術センター】〒206-0014 東京都多摩市乞田1284永山Uビル

■お問い合わせはこちら

☎ 0120-733-606(お問い合わせセンター)

E-mail: [info@techno-create.com](mailto:info@techno-create.com)

<http://www.techno-create.com>