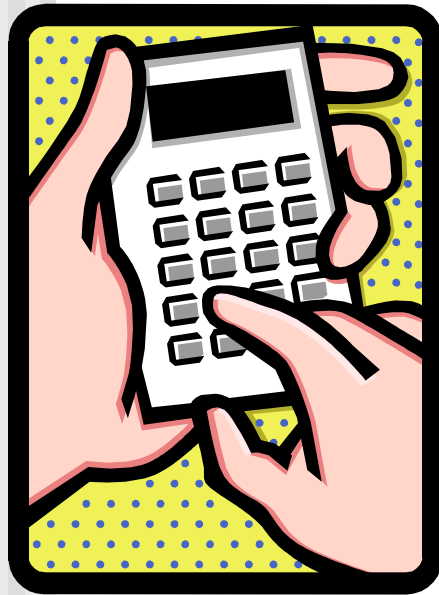


浮動小数点演算器電卓IP



オープンハード株式会社
R&Dセンター : 坂本直樹

< 浮動小数点演算器電卓IP > 提供物リスト

Verilog-HDLソース (IP本体)

外部設計書

(使い方事例。これを見るだけで使えます)

内部設計書

シミュレーション仕様 / 結果書

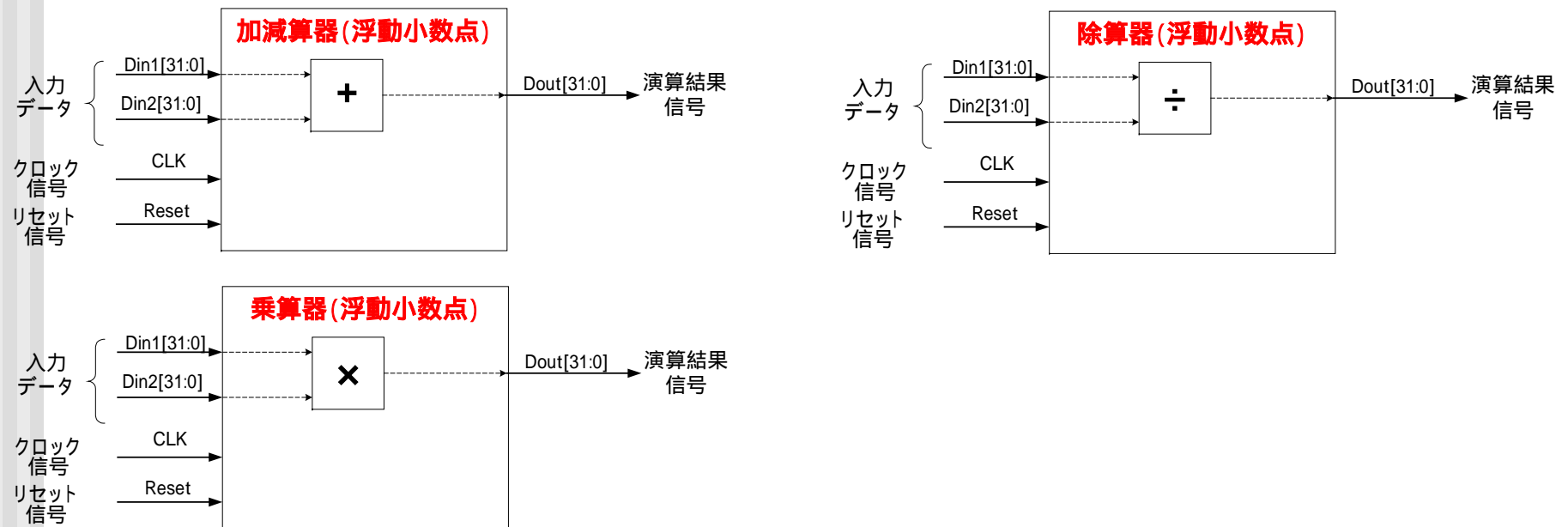
クイックテストベンチ (検証用テストベンチ)



< 浮動小数点演算器電卓IP > 外部仕様

IEEE754準拠の入出力信号

(MSBを符号ビット、指数部8ビット、仮数部23ビットとして、合計32ビット幅)



< 浮動小数点演算器電卓IP >

仕様について



- IEEE754部分準拠の浮動小数点演算器 (乗算器、加算器、除算器)

個別の演算器 (加減算器、乗算器、除算器)・・・必要最小限の回路で構成可能

- 正規化数、非正規化数、 \pm , 零, グラデュアルアンダーフロー, NaNも取り扱い可能

- 連続演算処理が可能 (毎クロック毎の垂れ流し演算。除算器以外)

デジタルフィルタ等の連続演算処理が可能。

- 設計者からは、一般の演算器として扱えます

特別な知識は不要 (簡単、明快、時間短縮、すぐに使えます)

- カスタマイズは、お問い合わせください。

< 浮動小数点演算器電卓IP >

メリット(使い方)

【従来】 DSPを使用。(価格高騰、ソフト開発必要)

【本IP】 簡単に1Chip化(FPGA / ASIC)



従来(2chip構成)



本IP使用の場合(1chip)



まとめ



1. IP提供の形式

Verilog-HDL、取り扱いマニュアル(日本語)

2. FPGAへの実装結果(除算器の場合)

ALTERA社Stratix II、EP2S15F484C3にて

面積(logic elements数) : 1474個

動作速度 : 77MHz

弊社ご案内

設立: 2000年5月

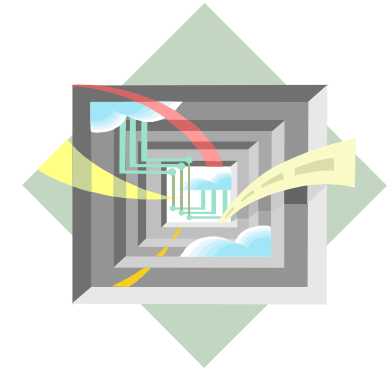
本社: 東京都三鷹市

会社信条

- ・「働く」とは、はたを楽にすること
- ・ちょっと無理をする



弊社業務の特徴



- 私たちは、ハードウェアの開発に特化した開発を行っています。
「ハードウェアの開発においては、誰にも負けたくない」そんな負けん気があるエンジニアが作った会社です。新しい設計手法が出てきたら、常に試して効果を見分けています。
- 私たちは、ドキュメントを大切にします。お客様と打ち合わせた結果は、素早くドキュメント化します。エンジニア自身の言葉で記述します。ドキュメントは、エンジニアの開発のため、そしてお客様との情報の共有化を図るツールとして大切な存在です。
- 私たちは、装置 / LSI の最終デバッグまで責任を持って対応させて頂きます。動作するまで粘り強く原因究明に取り組みます。

ありがとうございました

< 浮動小数点演算器キット >

営業までお問い合わせください



(0422) 44-6715

Email : info@openhard.co.jp

