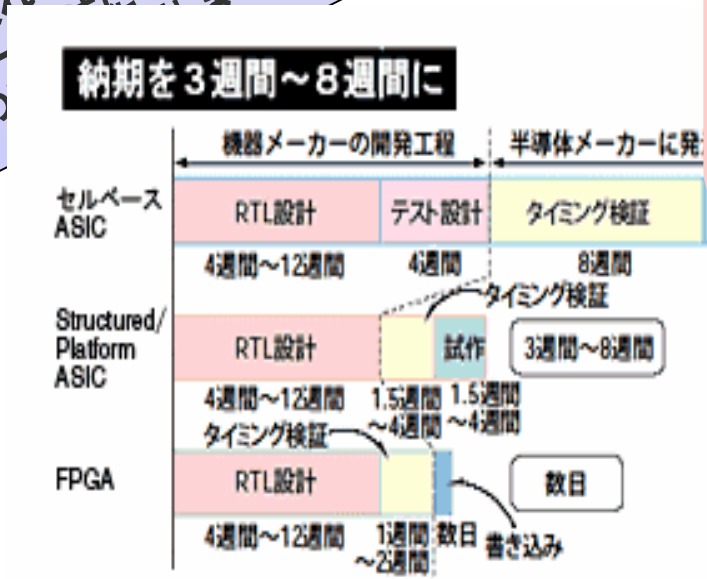
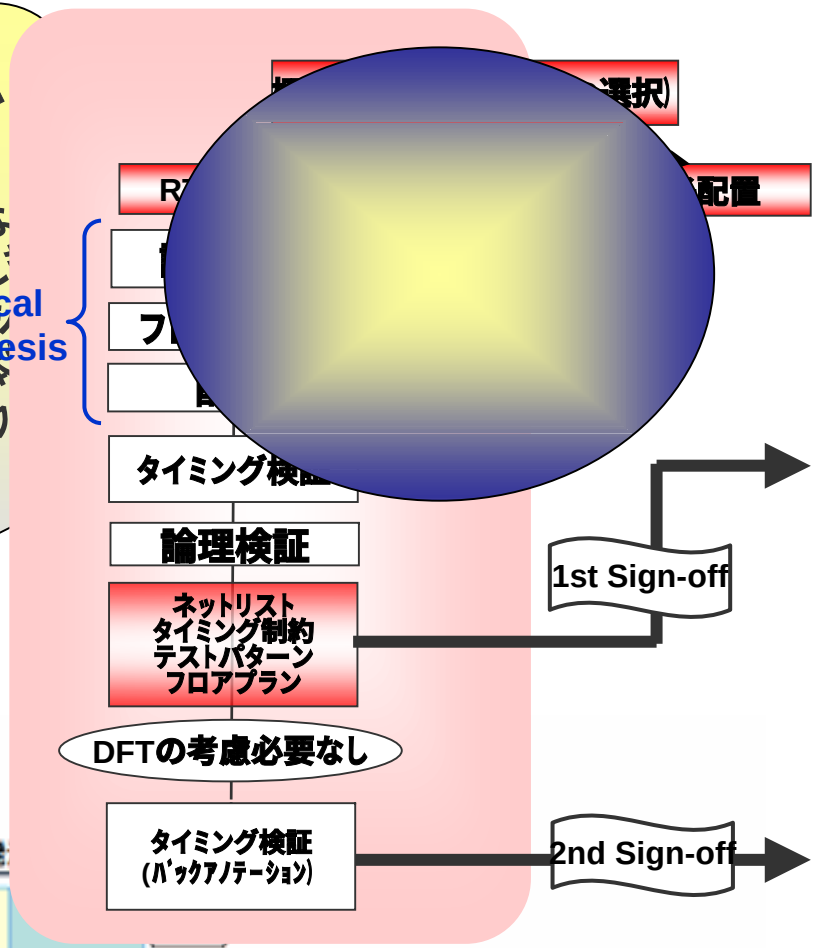
新たな潮流、ストラクチャードASICの真相

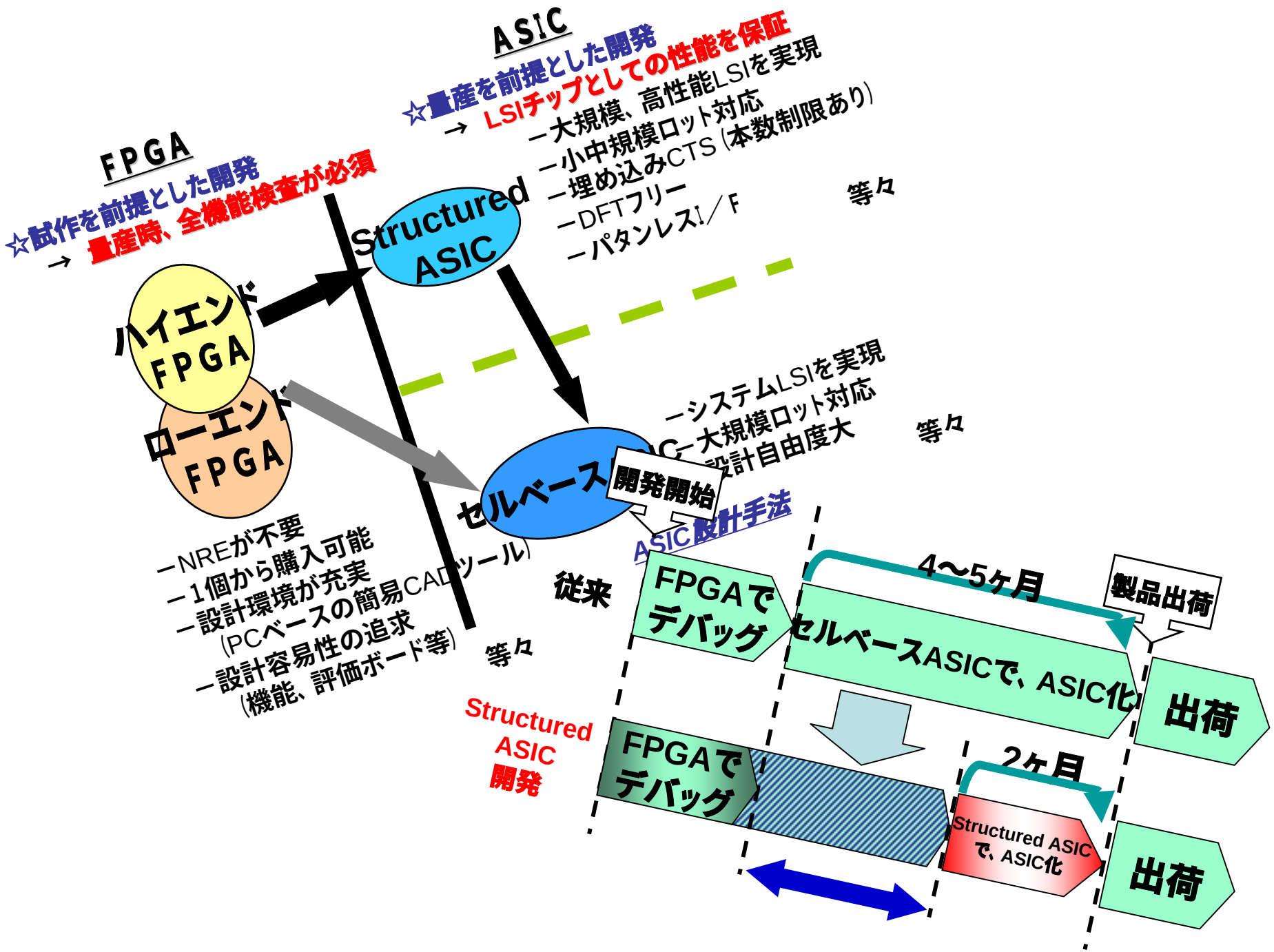
（新しいしASICソリューションとして脚光を浴びているストラクチャードASICに関して、そのアーキテクチャ、市場優位性、ユーザメリットなどを概説します。また、セルベース／FPGAとの差異に触れるとともに、FPGAからのマイグレーションとセルベースへのマイグレーションを視野に入れて、ストラクチャードASICの特徴を引き出す具体的な設計フローについて整理します。最後に今後のストラクチャードASICの[illegible]します。）





設計工程間のインタフェース・データ

[illegible] Structured/Platform ASIC, FPGAの開発期間（RTL設計から算出）を比較した。Structured/Platform ASICを使えば納期は最短3週間と，セルベースASICの約1/4になる。さらに機器メーカーの開発工程におけるテスト設計の手間も省ける。130nmルールの場合。（日経エレクトロニクス 2003年9月1日号より）


FPGA
☆試作を前提とした開発
→ 量産時、全機能検査が必須
ハイエンド FPGA
ローエンド FPGA
ASIC
☆量産を前提とした開発
→ LSIチップとしての性能を保証
Structured ASIC
ー大規模、高性能LSIを実現
ー小中規模ロット対応
ー埋め込みCTS（本数制限あり）
ーDFTフリー
ーパタンレスI／F
等々
ーシステムLSIを実現
ー大規模ロット対応
ー設計自由度大
等々
開発開始
ASIC設計手法
ーNREが不要
ー1個から購入可能
ー設計環境が充実
（PCベースの簡易CADツール）
ー設計容易性の追求
（機能、評価ボード等）
等々
従来
FPGAでデバッグ
4～5ヶ月
セルベースASICで、ASIC化
製品出荷
出荷
Structured ASIC 開発
FPGAでデバッグ
2ヶ月
Structured ASICで、ASIC化
出荷