



## 新興ベンダ・ガイド・ツアー

設計  
維新!

Reinvent the Way You Design

第2回 13:00-14:10  
ツアーガイド: 秋山 俊恭  
(独立行政法人科学技術振興機構)



### 訪問企業



順番	会社名 (日本での取扱)	本社	URL	カテゴリ	主な業務内容
1	Lynguent Inc. (HS Links(株))	米国	<a href="http://www.lynguent.com/">http://www.lynguent.com/</a>	アナログ	アナログ高位記述生成
2	(株)エイアールテック	日本	<a href="http://www.a-r-tec.jp">http://www.a-r-tec.jp</a>	アナログ、RF	雑音解析ツール アナログ・RF設計受託 アナログ設計者教育
3	(株)トプスシステムズ	日本	<a href="http://www.topscom.co.jp">http://www.topscom.co.jp</a>	システム	システムレベルモデリングツ ール 設計技術コンサルティング
4	シグナル・プロセス・ロジック(株)	日本	<a href="http://signal-process-logic.com">http://signal-process-logic.com</a>	デジタル	信号処理設計ツール
5	アートグラフィックス	日本	<a href="http://www.artgraphics.co.jp">http://www.artgraphics.co.jp</a>	デジタル	Verilogコンパイラ、RTLイン スペクションツール
6	(株)ジェム・デザイン・テクノロジーズ	日本	<a href="http://www.gemdt.com/">http://www.gemdt.com/</a>	SiP	SiP設計ツール

www.lynguent.com

## •会社所在地

- 本社: 米国オレゴン州ポートランド
- 研究開発: 米国アーカンソー州、チェコ共和国プラハ
- 日本サポート拠点: HS Links(株)(代理店)、横浜市  
info@hslinks.jp

## • 会社概要

Lynguent は Analog Mixed Signal (AMS) SoC設計に革新をもたらす **Modlyng DV Studio™**を開発し提供

- **Modlyng DV Studio™**を使用すれば、モデリング専門エンジニアはアナログHDL記述で約10倍のスピードでモデル作成が可能
- また、AMS Simulationでは100~1000倍速度向上を達成可能

www.edsfair.com

electronic design and solution fair 2011

## •製品名: Modlyng

## •製品の特徴:

- GUI上操作によるTopology (Symbol)配置により、様々な回路Modelの作成が可能
- HDL設計を意識せずに、既存アナログ設計者が、HDL-AMS言語設計が可能
- 作成された回路TopologyからVerilog-AMS/VHDL-AMS/MAST言語の生成が可能
- 抽象度、TestBenchの一元管理による効率的なHDL-AMS Libraryの構築が可能
- 既存のAMS資産もLibraryに読み込んで再利用可能
- EDMS Libraries\*を用いてアナログ回路をモデル化、SoCフルチップ検証がNC-Verilog等の既存Digital Simulatorで実行可能
- Cadence/Mentor/Synopsys/Dolphin integration等のMajor Spice/Digital Simulatorとの連携が可能

一部のアナログエキスパートに頼った古い開発手法から脱却し、チーム全員がアナログモデル設計する新しい設計手法へ！

\*EDMS: Event Driven Mixed-Signal

www.edsfair.com

electronic design and solution fair 2011

- 会社所在地  
本社, 広島DC: 東広島市, 神戸DC: 神戸市
- 会社概要  
アナデジ混載LSI技術に関する大学の研究成果を活用して, アナログ, RF回路, センサの設計開発を受託, 雑音解析業務・ツールを開発販売, アナログ設計者育成サービスを提供
- 主要製品
  - 雑音解析ツール (FPNA: Floor Plan Noise Analysis)
  - アナログIP (ADC, DAC, LNA etc)
  - アナログ設計OJT

- 製品の特徴・主要メリット
  - 雑音解析ツール (FPNA)
    - アナデジ混載チップのクロストーク雑音をブロック図, フロアプランレベルで予測可能. 雑音抑圧対策評価.
    - 高SN化, 高ダイナミックレンジ化, 開発コストダウン.
  - アナログIP (ADC, DAC, LNA, Sensor)
    - $\Delta \Sigma$  ADC: SN>90dB, SAR ADC:12bit, DAC:16bit etc.
    - 高精度, 低電力, 低電圧, 低雑音, 開発コストダウン.
  - アナログ設計者のオンザジョブ育成 (OJT)
    - ユーザの要求に応えたスタマイズされたOJT
    - 実践的な設計力と実用設計資産を獲得

- 会社所在地
  - 茨城県つくば市竹園1-6-1 つくば三井ビルディング 5F
- 会社概要
  - システム・レベルのモデリング&シミュレーションに関するツールの開発・販売と技術コンサルティングの提供により顧客のシステム・レベル設計による製品の差別化を支援
- 製品名
  - VisualSim (米Mirabilis Design社)
  - Android on VisualSim (米Mirabilis Design社との共同開発)
  - TOPSTREAM™ ヘテロジニアス・マルチコア・プロセッサIP

- 製品の特徴
  - VisualSim: 設計前にシミュレーションで性能、電力を見極める
  - Android on VisualSim: Androidアプリを実行できる高速Sim環境
  - TOPSTREAM™: エネルギー効率の極めて高いマルチコア
- 主要メリット
  - コスト削減 システム設計にかかる費用、LSI製造にかかる費用
  - 設計の生産性の改善 シミュレーションに基づく仕様策定、システム・レベルモデル作成効率5倍以上、システム設計期間30%削減、設計品質飛躍的向上
  - 設計の必須技術 アーキテクチャ・アルゴリズム協調開発技術、アーキテクチャ探索技術、超高速化技術、超低消費電力化技術
  - 互換性及び再利用性 様々な外部インターフェイス: MatLab, Excel, XML, File I/O, serial I/O, device I/O, CORBA, RMI, Verilog, VHDL, STK

- 会社所在地
  - 神奈川県鎌倉市
- 会社概要
  - 信号処理論理設計支援ソフトウェア“CodeSqueezer”シリーズの制作および販売
- 製品名
  - *CodeSqueezer Basic*
  - *CodeSqueezer Floating*

- 製品の特徴
  - *CodeSqueezer Basic*
    - 四則演算モジュールを簡単な操作で自動生成
  - *CodeSqueezer Floating*
    - 浮動小数点演算論理を簡単な操作で自動生成
- 主要メリット
  - 数値演算論理設計に伴う雑務をソフトが引き受け
  - 最小の論理資源で浮動小数点演算論理を形成
    - 誤差をソフトが解析。無効な論理は省略

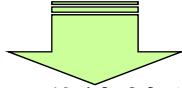
- 会社所在地
  - 東京都葛飾区
- 会社概要
  - 集積回路設計支援ソフトウェアの開発及びコンサルティング
- 製品
  - Verilog(Verilog-95, Verilog-2001, SystemVerilog) コンパイラー
  - RTL インスペクション・ツール
  - Verilog 文書生成ツール

- 製品の特徴
  - Verilog コンパイラー
    - 精密なチェック機能とオブジェクト・コード生成機能
  - RTL インスペクション・ツール
    - 論理合成可能性チェックと高速論理合成機能による資源・性能予測
  - Verilog 文書生成ツール
    - Verilog HDL記述を閲覧し易い文書に変換
- 主要メリット
  - 高性能、且つ、低コスト
  - 高価なRTLツールの使用コストを削減する効果

- 会社所在地
  - 福岡県北九州市
- 会社概要
  - SiP協調設計ツールの研究・開発・販売
- 製品名
  - GemPackage(ジェムパッケージ)

- 製品の特徴
  - GemPackage(ジェムパッケージ)
    - チップとパッケージのネット割当をボード視点で検討する機能と、その物理的な実現可能性を検討する機能を、初心者にも優しいユーザインタフェースで提供
- 主要メリット(ご導入例)
  - パッケージフィージビリティスタディ時間の短縮
    - 独自の半自動配線技術によりFS時間が平均1/4に短縮
  - チップ・パッケージ・ボード協調設計の推進
    - SiP顧客とSiPメーカの協調設計
    - チップメーカ内チップ設計Gとパッケージ設計Gの協調設計
- 互換性
  - 主要な解析ツール、詳細設計ツールに接続可能

- 日本は、開発においても魅力がなくなりつつある
  - 技術系の展示会等に海外からの参加者が減少
- 日本で先端の開発を行い、他へ展開する時代は終わった
- 半導体は、全ての関連技術をリードしなければ、勝てない
  - デバイス、製造技術、設計技術、**EDA技術**



- 積極的に新しい半導体技術を見て頂きたい
- **大手ベンダーのブースだけでなく、中小ベンダーのブースに訪問し、議論して頂きたい**
- **日本の大学・研究者の研究にも注目** — 最近の注目研究例
  - 細野秀雄(東京工業大学 教授) 透明酸化物のナノ構造を活用した機能開拓
  - 湯浅新治(産総研 研究グループ長) 超Gbit-MRAMのための単結晶TMR素子
  - 黒田忠広(慶応教授) 高性能・超低電力短距離ワイヤレス稼働情報システム 等
- **JSTホームページ** <http://www.jst.go.jp/>