



edsfair

electronic design and solution fair 2011 november

新興ベンダ・ガイド・ツアー

第1回 11月16日 (水) 12:30-13:30
ツアーガイド：相京 隆
(富士通セミコンダクター株式会社)

訪問企業



	会社名	URL
1	プロプラスデザインソリューション株式会社	http://www.proplussolution.com
2	CMエンジニアリング株式会社	http://cmengineering.co.jp
3	株式会社日本サーキット	http://www.circuit.co.jp
4	Methodics, Inc	http://www.methodics-eda.com
5	株式会社エイアールテック	http://www.a-r-tec.jp

- 会社所在地

- 東京都中央区湊3-8-1 リエトコートアルクスタワー

- 米国本社: **ProPlus Design Solutions, Inc**

- 2025 Gateway Pl, Suite 130, San Jose, CA 95110 USA

- 会社概要

- 従来の設計・製造装置の限界を超える45nm以降、微細化の進む先端ナノメーターデバイスでの設計・製造、とりわけアナログ・ミックス回路設計や検証の、パフォーマンスおよび歩留りの改善・解析に、実績でお応えするEDAソリューションを提供しています。

- 製品名

- Modelingソリューション: BSIMProPlus/NoisePro/Model Explorer

- DFYソリューション : NanoSpice/NanoYield

www.edsfair.com

electronic design and solution fair 2011 november

- 製品の特徴

- Modelingソリューション(Windowsベース)

- BSIMProPlus: SPICEモデル自動パラメータ抽出ツール

- NoisePro/9812B: 1/f & RTS、Noiseパラメータ抽出ツール

- ModelExplorer: SPICEモデルQA検証ツール

- DFY (Design For Yield)ソリューション(Linuxベース)

- NanoSpice(新製品): 高速・高精度SPICEシミュレータ

- 独自開発 Parallel SPICE Kernelエンジン

- NanoYield(新製品): 歩留り解析/改善ツール

- SPICE精度を維持した、高速Statistical解析の実現

- 設計のより早い段階から使用することにより、

- 高い歩留りの実現を目指すことができます。

www.edsfair.com

electronic design and solution fair 2011 november

●会社所在地

本社

〒141-0031 東京都品川区西五反田7-21-1 第5TOCビル7F

●サービス概要

—Verificationサービス

- 検証メソドロジーを活用した第三者検証サービス。
- 検証技術向上のためのコンサルティング、教育サービスなど。

—Wirelessデザインサービス

- 無線モジュール開発サービス
- 無線LAN IPコア販売
- 特小無線FPGA評価ボード ～ワイヤレスマイコン開発キット～

—ミックスドシグナルデザインサービス

- ミックスドシグナルICターンキーサービス
- アナログ検証サービス

●Verificationサービスの内容・特徴

STARC様にて開発された高い網羅性を実現する検証手法を使用した
各種検証サービスのご提供が特徴です

1. 検証コンサルティング ～お客様の開発プロジェクトにて検証技術向上のサポート～
2. 第三者検証サービス ～お客様回路を第三者視点で機能検証～
3. 検証環境導入ソリューション
SAQuT!(サクト) ～SystemVerilogおよびVerilog-AMS導入のサポート～
4. 教育・トレーニング ～検証技術者の育成を支援～

第三者検証により約20%の期間短縮、検証技術立ち上げ支援サービスにより
30%以上の導入期間短縮が期待できます

株式会社日本サーキット

- 会社所在地
 - 神奈川県川崎市川崎区東田町1-2 NKF川崎ビル7F
- 会社概要
 - 仕様、FPGA/ASIC、回路、組込、基板の設計製造までカバー
 - '09年よりASIC検証ツール(S2C社)の国内総代理店
 - S2Cと一部共同開発を行い顧客の検証を幅広く支援
- 製品名
 - TAI-LM (Xilinx、Altera搭載 FPGAプロトボード)
 - TAI-VM (高速I/F搭載 協調検証向けモジュール)
 - TAI-Player Pro (自動分割ソフトウェア)

株式会社日本サーキット

- 製品の特徴
 - TAI-LM
 - 最大32Mゲート Vertex-6/Stratix IV搭載の検証システム
 - TAI-VM
 - PCIe、USB3.0、SATA 搭載 協調検証に最適なモジュール
 - TAI-Player Pro
 - 自動分割、内部観測機能を備えたマッピングソフトソフトウェア
- 主要メリット
 - 小規模・高速から大規模検証まで安価に幅広くサポート
 - 他社比で最大50%程度の、価格/ゲートを達成(当社調べ)
 - 品質・利便性向上、カスタム対応も柔軟に対応
 - 各I/Fモジュールは国内で設計。柔軟なサポートが可能。

Methodics, Inc

- **会社所在地**
 - San Francisco, California, USA
- **会社概要**
 - SoCのデータ管理とアセンブリ用ソフトウェアツールを提供
- **製品名**
 - **SoC Integrator**
 - **SoC Designer**

Methodics, Inc

- **製品の特徴**
 - **SoC Integrator**
 - ウェブベースのSoCの検証、統合プラットフォーム
 - **SoC Designer**
 - VersiCによるSoC IPと作業環境の管理
 - Cadenceの設計環境から他のデータ管理ツール Subversion、Perforceへのインターフェース
- **主要メリット**
 - SoCの統合作業を60%削減
 - リモートサイトへのIPデリバリーを70%促進

□ 会社所在地

本社, 広島DC: 東広島市, 神戸DC: 神戸市

□ 会社概要

アナデジ混載LSI技術に関する大学の研究成果を活用して、高機能・高性能なアナログ, RF回路, センサの設計開発を受託, アナデジ混載LSIの雑音解析技術, 解析ツールを開発販売, アナログ設計者の育成サービスを提供.

□ 製品名

- ・雑音解析ツール (FPNA: Floor Plan Noise Analysis)
- ・アナログIP (ADC, DAC, LNA, Sensor)
- ・アナログ設計OJTコース

製品の特徴

□ 雑音解析ツール (FPNA)

- ・ アナデジ混載チップのクロストーク雑音を**ブロック図・フロアプランレベル**で予測可能. 雑音抑圧対策評価.
- ・ 高SN化, 高ダイナミックレンジ化, 開発コストダウン.

□ アナログIP (ADC, DAC, LNA, Sensor)

- ・ DS ADC: SN>90dB, SAR ADC:12bit, DAC:16bit etc.
- ・ 高精度, 低電力, 低電圧, 低雑音, 開発コストダウン.

□ アナログ設計者のオンザジョブ育成 (OJT)

- ・ 顧客の要求に応じて内容をスタマイズしたOJT.
- ・ 実践的な設計力と実用設計ノウハウを取得させる.